

The right chip for your great idea!

AS606 数据手册

版本 1.5，2013 年 10 月

杭州晟元芯片技术有限公司

杭州市文一西路 998 号海创园 9 幢东



声明

下列文件包涵晟元芯片技术有限公司（以下简称为晟元）的私有信息。这些信息是精确、可靠的，在没有本公司管理层许可的情况下，第三方不得使用或随意泄露；当然，任何在没有授权、特殊条件、限制或告知的情况下对此信息的复制和擅自修改都是侵权行为。

在任何时间，无需告知任何方的情况下，晟元有权对本公司产品和服务进行更改、添加、删除、改进以及其它任何变更。在对本公司产品的使用中，晟元不背负任何责任或义务；而第三方在使用中则不得侵害任何专利或其它知识产权。

所有产品的售出都受制于本公司在订购承认书里的销售条款和条件。本公司利用测试、工具、质量控制等技术手段来支持产品的相关性能符合所需规格的一定程度的保证。除了明确的政府书面要求外，没必要执行每款产品的所有参数测试。

除了晟元的 logo 设计，其它所有的商标或注册商标都是属于各自所有者所有。

晟元芯片技术有限公司 2005 - 2020©版权。版权所有，侵权必究。

销售与技术支持

杭州晟元芯片技术有限公司

地址：杭州市文一西路 998 号海创园 9 幢东

邮编：311121

总机：(0571) 88271908

传真：(0571) 88271901

网址：www.synochip.com

销售：

电话：(0571) 88271905 88271908-8011

Email: duss@synochip.com.cn

技术支持：

信息安全：

电话：(0571) 88271908-8051

Email: konglingzhi@synochip.com.cn

指纹识别：

电话：(0571) 88271908-8019

Email: yangjt@synochip.com.cn

版本历史

版本	日期	修改内容		
		章节	修订人	内容
1.0	2013-04-18	All	林炳龙	初始版本
1.1	2013-06-21	All	Helen	文档格式规范化、公司信息更改
1.2	2013-08-15	All	Linbinglong	表述修订
1.3	2013-09-23	7	Helen	增加电气参数章节
		All	Helen	按照书写规范进行修改
1.4	2013-09-27	6.5	Chris	修改了表 6-2, 启动模式的错误
1.5	2013-10-07	4	Chris	修改了图 4-1, DMA 总线模式的错误

目录

声明	I
销售与技术支持	II
版本历史	III
目录	IV
附图目录	VI
表格目录	VII
缩写与术语	VIII
1 介绍	1
2 应用领域	2
3 主要特征	3
4 结构图	5
5 封装和引脚	6
5.1 封装	6
5.2 引脚列表	7
6 功能描述	11
6.1 内核	11
6.2 存储器	12
6.2.1 概述	12
6.2.2 存储器映射	12
6.2.3 OTP	14
6.3 中断	14
6.4 JTAG	15
6.5 BOOT ROM	16
6.6 SCM	16
6.7 GPIO	17
6.8 Timer	17
6.9 CLKOUT	17
6.10 RTC	18
6.11 SPI	18
6.12 I2C	19
6.13 UART	19
6.14 USB DEVICE	20
6.15 USB HOST	20
6.16 LOCSC	21
6.17 SDI	21
6.18 ECCP	21
6.19 VPWM	22
6.20 ADC	22
6.21 DMA	23
6.22 FPA	23

7	电气参数	24
8	机械参数	25

附图目录

图 4-1 AS606 结构框图.....	5
图 5-1 AS606 64-pin封装图	6
图 6-1 AS606 存储器映射图.....	13
图 6-2 JTAG连接原理图.....	16
图 8-1 AS606 封装尺寸图.....	25

表格目录

表 5-1 AS606 引脚列表.....	7
表 6-1 AS606 中断向量表.....	14
表 6-2 AS606 引导模式.....	16

缩写与术语

- ADC : Analog to Digital Converter, 模数转换器
- CLKOUT: Clock Output, 时钟输出
- DMA : Direct Memory Access, 直接存储器访问
- ECCP : Enhanced Capture/Compare/PWM, 增强型捕获/比较/PWM 模块
- FPA : Fingerprint Algorithms Accelerator, 指纹算法加速器
- GPIO : General Purpose Input/Output, 通用输入输出
- HFIFO : High-speed First In First Out, 高速 FIFO
- I2C : Inter-Integrated Circuit
- JTAG : IEEE1149.1 Joint Test Action Group, 联合测试工作组 (调试接口)
- LOCSC : Limited Optical CMOS Sensor Controller, 精简光学 CMOS 传感器接口控制器
- RTC : Real Time Clock, 实时时钟
- SCM : System Control Module, 系统控制模块
- SDI : SD Card Interface, SD 卡主接口
- SPI : Serial Peripheral Interface, 串行外设接口
- UART : Universal Asynchronous Receiver/Transmitter, 通用异步收发器
- USB : Universal Serial Bus, 通用串行总线
- VPWM : Voice Pulse Width Modulation Interface, 语音脉宽调制接口

1 介绍

AS606 是一款由 Synochip 公司基于 Cordis 5+ RISC 内核开发的高性能 32 位微控制器，具有高性能 DSP 运算指令、指纹算法加速器。

芯片采用 LQFP64 封装，典型工作频率 120MHz，具有 4K 字节指令 Cache 和 1K 字节数据 Cache、128K 字节片上 SRAM、16K 字节可执行 OTP、内置 1M 字串行 Flash、16K 字节可执行的 OTP 具有 MPU 保护，可以禁止数据写入和读出，但可以运行，能有效保护用户代码被复制。

AS606 具有丰富的片上外设，如 USB Device、USB Host、光学 CMOS 传感器接口、SD 卡主接口、PWM 语音输出接口、增强型 CCP、内置 10 位单通道的 AD 等，可以很好的满足指纹门锁、指纹保险箱、指纹采集仪等领域各个方面的需求。

AS606 内嵌 RTC 和 16x32 位备份寄存器，具有独立的时钟和电源，能够实现定时唤醒处于掉电状态下处理器及其外围电路，使系统运行于极低功耗模式，适用于对待机功耗要求极高的应用领域。

2 应用领域

AS606 芯片专门针对指纹识别相关领域推出的 32 位 RISC 架构高性能处理器，典型工作频率可达 120MHz，配合其内部集成的指纹算法加速器和多种 DSP 运算指令，极大的提高了指纹处理和识别的性能。AS606 芯片片内集成了丰富的外围设备接口和存储接口，满足相关应用领域单芯片解决方案的需求，同时片内 16K 字节具有只执行功能 OTP 存储器，能够有效保护用户应用程序或第三方算法的安全。

主要面向的市场领域：

- 指纹锁、指纹保险箱、指纹采集仪等领域
- 第三方算法方案应用
- USB 相关领域

3 主要特征

◇ Cordis 5+ RISC 处理器核

- 5 级流水线，并具有分支预测功能
- 4K 字节指令 Cache 和 1K 字节数据 Cache
- JTAG 调试接口
- Normalize, Swap 指令
- 双 16 MAC，单周期完成 32x16 操作
- 4 个 32 位定时器，支持 WDT 和密码保护功能
- 各种独特的 Synochip 的硬件加速器，包括指纹算法加速器（FPA）

◇ 片上存储器

- ROM: 16K 字节（用户不可编程，仅支持引导和 ISP 下载功能）
- SRAM: 128K 字节，其中 112K 字节为 BVCI 接口，支持 Cache，2 周期访问；16K 字节为 DCCM 接口，单周期访问
- OTP: 16K 字节，支持运行程序
- FLASH: 内置 1M 字节的串行 Flash

◇ 外设接口

- USB DEVICE: PHY 集成，支持全速、低速模式
- USB HOST: PHY 集成，支持全速、低速模式
- LOCSC: 光学 CMOS 传感器接口，自动图像采集（100M 以上不行，中断进来 FIFO 会有数据发布出去等问题）
- RTC: 独立时钟域和电源域以及 16x32 位备份寄存器，具有定时唤醒功能
- CLKOUT x 2: 实现系统时钟的 1~65535 分频输出
- SDI x 2: SD 卡主控接口，支持 SD2.0 协议
- VPWM: 实现语音数据的 PWM 信号输出，支持 8/16 位音源数据
- ADC: 1 通道 10 位 SAR 型模数转换器，采用速率 1M/200K SPS
- UART x 2, SPI x 2, I2C x 1
- ECCP: 支持 4 路捕获、4 路比较和 8 路带死区控制 PWM 输出
- IDCC: 自动检测射频 ID 卡卡号
- DMA: 4 通道 DMA 控制器，支持 1、2、4 字节宽度以及突发方式传输
- GPIO: 多达 42 个，部分 GPIO 口兼容 5V，每个 GPIO 都具有中断功能

◇ 安全特性

- 16K 字节只执行 OTP 存储器，保护代码安全
 - 唯一序列号
 - JTAG LOCK 功能
- ◇ 其它特点
- 片内集成 1.2V LDO，驱动电流 100mA，可为芯片内核提供 1.2V 电源
 - 片上 POR、PDR
 - 片内 PLL，支持动态频率切换
 - 支持休眠模式和中断唤醒功能

4 结构图

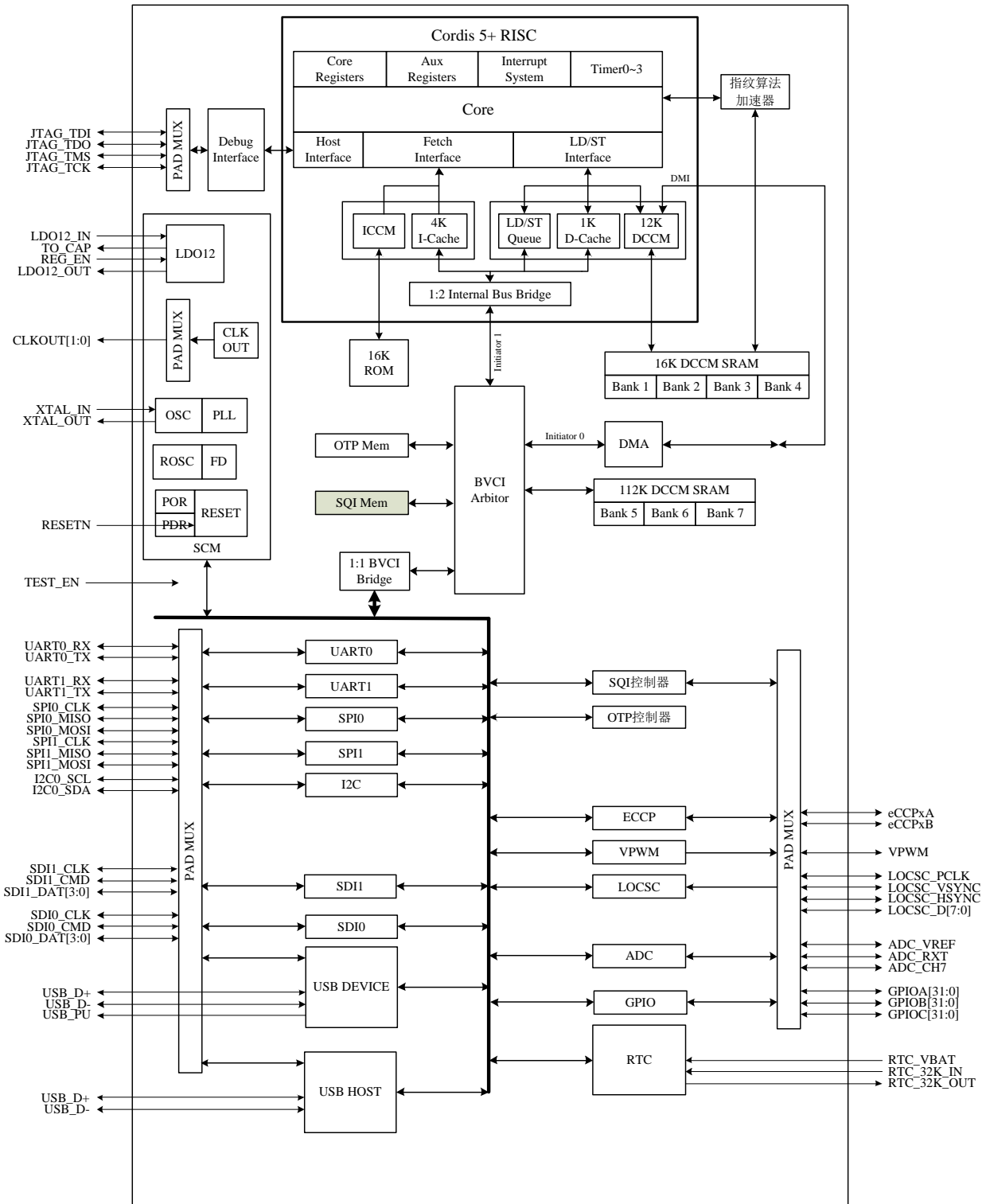


图 4-1 AS606 结构框图

5 封装和引脚

5.1 封装

AS606 芯片采用 LQFP64 封装形式，封装图如图 5-1 所示。

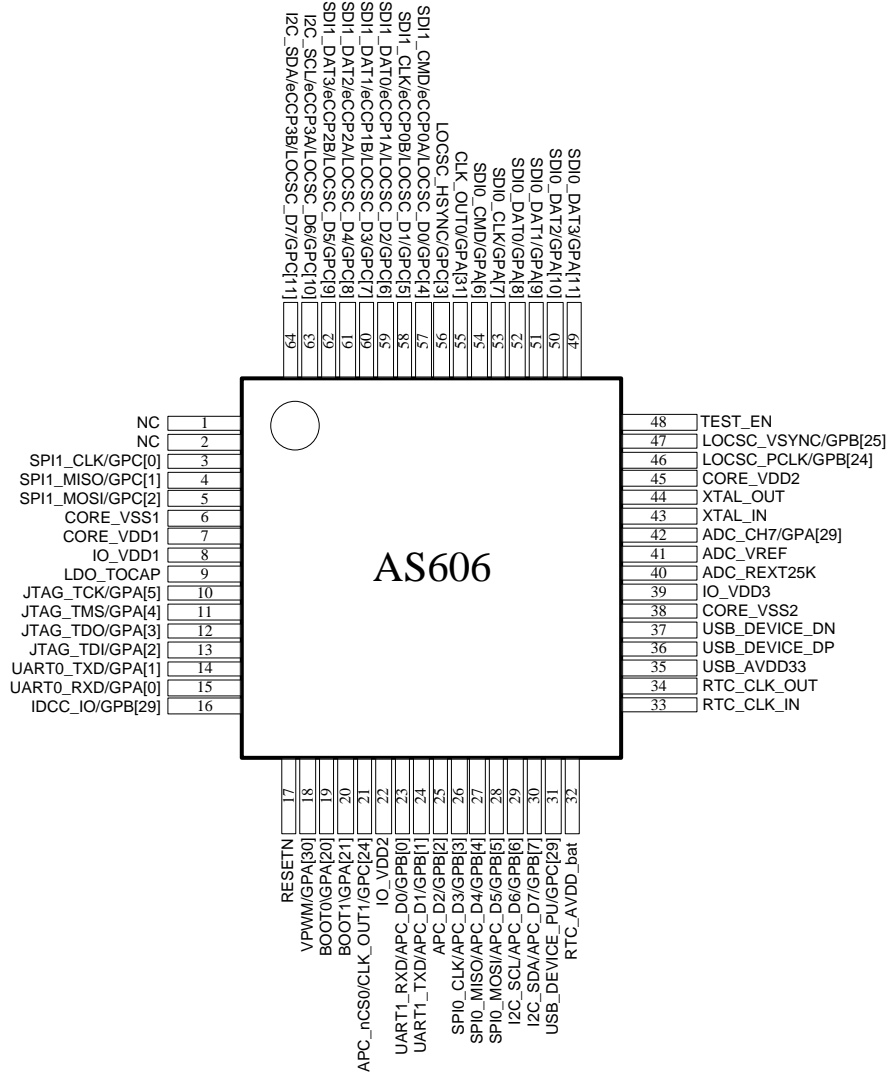


图 5-1 AS606 64-pin 封装图

5.2 引脚列表

AS606 芯片引脚列表如表 5-1 所示。

表 5-1 AS606 引脚列表

引脚号	引脚名称	I/O	描述
1	NC	--	空脚
2	NC	--	空脚
3	SPI1_CLK/GPC[0]	I/O	SPI1 时钟信号
		I/O	通用输入输出端口 GPC0
4	SPI1_MISO/GPC[1]	I/O	SPI1 主输入从输出信号
		I/O	通用输入输出端口 GPC1
5	SPI1_MOSI/GPC[2]	I/O	SPI1 主输出从输入信号
		I/O	通用输入输出端口 GPC2
6	CORE_VSS1	P	地
7	CORE_VDD1	P	核输入电压 1.2V
8	IO_VDD1	P	IO 电压 3.3V
9	LDO_TOCAP	P	接 4.7uF 电容到地
10	JTAG_TCK/GPA[5]	I	JTAG 测试时钟输入
		I/O	通用输入输出端口 GPA5
11	JTAG_TMS/GPA[4]	I	JTAG 测试模式输入
		I/O	通用输入输出端口 GPA4
12	JTAG_TDO/GPA[3]	O	JTAG 测试数据输出
		I/O	通用输入输出端口 GPA3
13	JTAG_TDI/GPA[2]	I	JTAG 测试数据输入
		I/O	通用输入输出端口 GPA2
14	UART0_TXD/GPA[1]	O	UART0 输出数据信号
		I/O	通用输入输出端口 GPA1
15	UART0_RXD/GPA[0]	I	UART0 输入数据信号
		I/O	通用输入输出端口 GPA0
16	IDCC_IO/GPB[29]	I	读 ID 卡号输入信号
		I/O	通用输入输出端口 GPB29
17	RESETN	I	外部复位输入，低电平有效
18	VPWM/GPA[30]	O	语音 PWM 输出信号
		I/O	通用输入输出端口 GPA30
19	BOOT0/GPA[20]	I	Boot ROM 引导模式选择 0 信号
		I/O	通用输入输出端口 GPA20
20	BOOT1/GPA[21]	O	Boot ROM 引导模式选择 1 信号
		I/O	通用输入输出端口 GPA21
21	APC_nCS0/CLK_OUT1/GPC[24]	O	APC 片选信号 0，低电平有效
		O	对外时钟输出信号 1

引脚号	引脚名称	I/O	描述
		I/O	通用输入输出端口 GPC24
22	IO_VDD2	P	IO 电压 3.3V
23	UART1_RXD/APC_D0/GPB[0]	I	UART1 输入数据信号
		I/O	APC 数据总线 0
		I/O	通用输入输出端口 GPB0
24	UART1_TXD/APC_D1/GPB[1]	O	UART1 输出数据信号
		I/O	APC 数据总线 1
		I/O	通用输入输出端口 GPB1
25	APC_D2/GPB[2]	I/O	APC 数据总线 2
		I/O	通用输入输出端口 GPB2
26	SPI0_CLK/APC_D3/GPB[3]	I/O	SPI0 时钟信号
		I/O	APC 数据总线 3
		I/O	通用输入输出端口 GPB3
27	SPI0_MISO/APC_D4/GPB[4]	I/O	SPI0 主输入从输出信号
		I/O	APC 数据总线 4
		I/O	通用输入输出端口 GPB4
28	SPI0_MOSI/APC_D5/GPB[5]	I/O	SPI0 主输出从输入信号
		I/O	APC 数据总线 5
		I/O	通用输入输出端口 GPB5
29	I2C_SCL/APC_D6/GPB[6]	I/O	I2C 时钟信号
		I/O	APC 数据总线 6
		I/O	通用输入输出端口 GPB6
30	I2C_SDA/APC_D7/GPB[7]	I/O	I2C 数据信号
		I/O	APC 数据总线 7
		I/O	通用输入输出端口 GPB7
31	USB_DEVICE_PU/GPC[29]	O	HOST 和 DEVICE 选择, 低电平为 HOST
		I/O	通用输入输出端口 GPC29
32	RTC_AVDD_bat	P	内部 RTC 输入电源 3V, 纽扣电池
33	RTC_CLK_IN	I	内部 RTC 挂接外部晶振 32.768K
34	RTC_CLK_OUT	O	内部 RTC 挂接外部晶振 32.768K
35	USB_AVDD33	P	USB 电压 3.3V
36	USB_DEVICE_DP	I/O	USB 差分管脚, DATA+
37	USB_DEVICE_DN	I/O	USB 差分管脚, DATA-
38	CORE_VSS2	P	地
39	IO_VDD3	P	IO 电压 3.3V
40	ADC_REXT25K	P	内部 ADC 外接 25K 偏置电阻到地
41	ADC_VREF	P	内部 ADC 输入参考电压, 3.3V
42	ADC_CH7 /GPA[29]	P	ADC 输入通道 7
		I/O	通用输入输出端口 GPA29
43	XTAL_IN	I	内部振荡器输入或外部时钟输入
44	XTAL_OUT	O	内部振荡器输出
45	CORE_VDD2	P	核输入电压 1.2V

引脚号	引脚名称	I/O	描述
46	LOCSC_PCLK/GPB[24]	I	LOCSC 模块像素时钟输入信号
		I/O	通用输入输出端口 GPB24
47	LOCSC_VSYNC/GPB[25]	I	LOCSC 模块帧输入信号
		I/O	通用输入输出端口 GPB25
48	TEST_EN	I	测试模式使能, 正常工作时应接地
49	SDIO_DAT3/GPA[11]	I/O	SDIO 接口双向数据 3 信号
		I/O	通用输入输出端口 GPA11
50	SDIO_DAT2/GPA[10]	I/O	SDIO 接口双向数据 2 信号
		I/O	通用输入输出端口 GPA10
51	SDIO_DAT1/GPA[9]	I/O	SDIO 接口双向数据 1 信号
		I/O	通用输入输出端口 GPA9
52	SDIO_DAT0/GPA[8]	I/O	SDIO 接口双向数据 0 信号
		I/O	通用输入输出端口 GPA8
53	SDIO_CLK/GPA[7]	O	SDIO 接口主到卡时钟
		I/O	通用输入输出端口 GPA7
54	SDIO_CMD/GPA[6]	I/O	SDIO 接口双向命令/应答信号
		I/O	通用输入输出端口 GPA6
55	CLK_OUT0/GPA[31]	O	对外时钟输出信号 0
		I/O	通用输入输出端口 GPA31
56	LOCSC_HSYNC/GPC[3]	I	LOCSC 行输入信号
		I/O	通用输入输出端口 GPC3
57	SDI1_CMD/eCCP0A/LOCSC_D0/GPC[4]	I/O	SDI1 接口双向命令/应答信号
		I/O	CCP0 输入捕获 CAP0, PWM0A 输出
		O	LOCSC 模块数据信号 0
		I/O	通用输入输出端口 GPC4
58	SDI1_CLK/eCCP0B/LOCSC_D1/GPC[5]	O	SDIO 接口主到卡时钟
		O	CCP0 比较匹配输出 CMP0, PWM0B 输出
		O	LOCSC 模块数据信号 1
		I/O	通用输入输出端口 GPC5
59	SDI1_DAT0/eCCP1A/LOCSC_D2/GPC[6]	I/O	SDIO 接口双向数据 0 信号
		I/O	CCP1 输入捕获 CAP1, PWM1A 输出
		O	LOCSC 模块数据信号 2
		I/O	通用输入输出端口 GPC6
60	SDI1_DAT1/eCCP1B/LOCSC_D3/GPC[7]	I/O	SDIO 接口双向数据 1 信号
		O	CCP1 比较匹配输出 CMP1, PWM1B 输出
		O	LOCSC 模块数据信号 3
		I/O	通用输入输出端口 GPC7
61	SDI1_DAT2/eCCP2A/LOCSC_D4/GPC[8]	I/O	SDIO 接口双向数据 2 信号
		I/O	CCP2 输入捕获 CAP2, PWM2A 输出
		O	LOCSC 模块数据信号 4
		I/O	通用输入输出端口 GPC8
62	SDI1_DAT3/eCCP2B/LOCSC_D5/GPC[9]	I/O	SDIO 接口双向数据 3 信号

引脚号	引脚名称	I/O	描述
		O	CCP2 比较匹配输出 CMP2, PWM2B 输出
		O	LOCSC 模块数据信号 5
		I/O	通用输入输出端口 GPC9
63	I2C_SCL/eCCP3A/LOCSC_D6/GPC[10]	I/O	I2C 时钟信号
		I/O	CCP3 输入捕获 CAP3, PWM3A 输出
		O	LOCSC 模块数据信号 6
		I/O	通用输入输出端口 GPC10
64	I2C_SDA/eCCP3B/LOCSC_D7/GPC[11]	I/O	I2C 数据信号
		O	CCP2 比较匹配输出 CMP2, PWM2B 输出
		O	LOCSC 模块数据信号 7
		I/O	通用输入输出端口 GPC11

6 功能描述

6.1 内核

AS606 处理器内核采用 Synochip 创新的 Cordis 5+ RISC 内核。Cordis 5+ RISC 内核是一个可配置、全功能、中档处理性能的嵌入式处理器内核，主要针对指纹锁、指纹保险箱、指纹采集仪等市场领域，其灵活的、可配置架构和高性能 DSP 运算能力使其完全能够适应基于 RTOS 的应用。Cordis 5+ RISC 内核具有以下特点：

◇ 体系结构

- 五级流水线
- 处理能力达 1.3DMIPS/MHz
- 静态分支预测
- 32 位数据/地址总线
- 记分牌数据存储器管道，减少数据阻塞
- 单周期 ICCM (16KB ROM)
- 2-way associated, 64-byte-line, 4KB 指令 Cache
- 2-way associated, 32-byte-line, 1KB 数据 Cache
- 小端数据格式
- 32 个中断向量，可配置 2 级硬件优先级
- 休眠模式支持
- JTAG 调试接口支持

◇ 指令系统

- RISC 指令系统
- 支持 DSP 指令集
- 16 位/32 位指令混合编译
- 无开销 16 位/32 位指令间切换
- 单周期指令执行
- 单周期 32x16 乘法指令和双 16x16 乘和乘加指令
- 64 位除法指令
- 零开销循环支持

◇ 寄存器

- 40 个内核寄存器，其中 26 个为通用寄存器

- 32 位单周期辅助寄存器空间

6.2 存储器

6.2.1 概述

AS606 最大寻址 4G 字节存储空间，其中：

- 16K 字节片内 ROM
- 16K 字节片内 OTP
- 128K 字节片内 SRAM
- 片上外设存储器映射寄存器空间
- 1M 字节片内串行 Flash

6.2.2 存储器映射

AS606 的存储器映射如图 6-1 所示，在图中未标明的区域都为保留区域，访问这些区域将产生 8192 个系统周期的延时，用户应当避免访问保留区域。

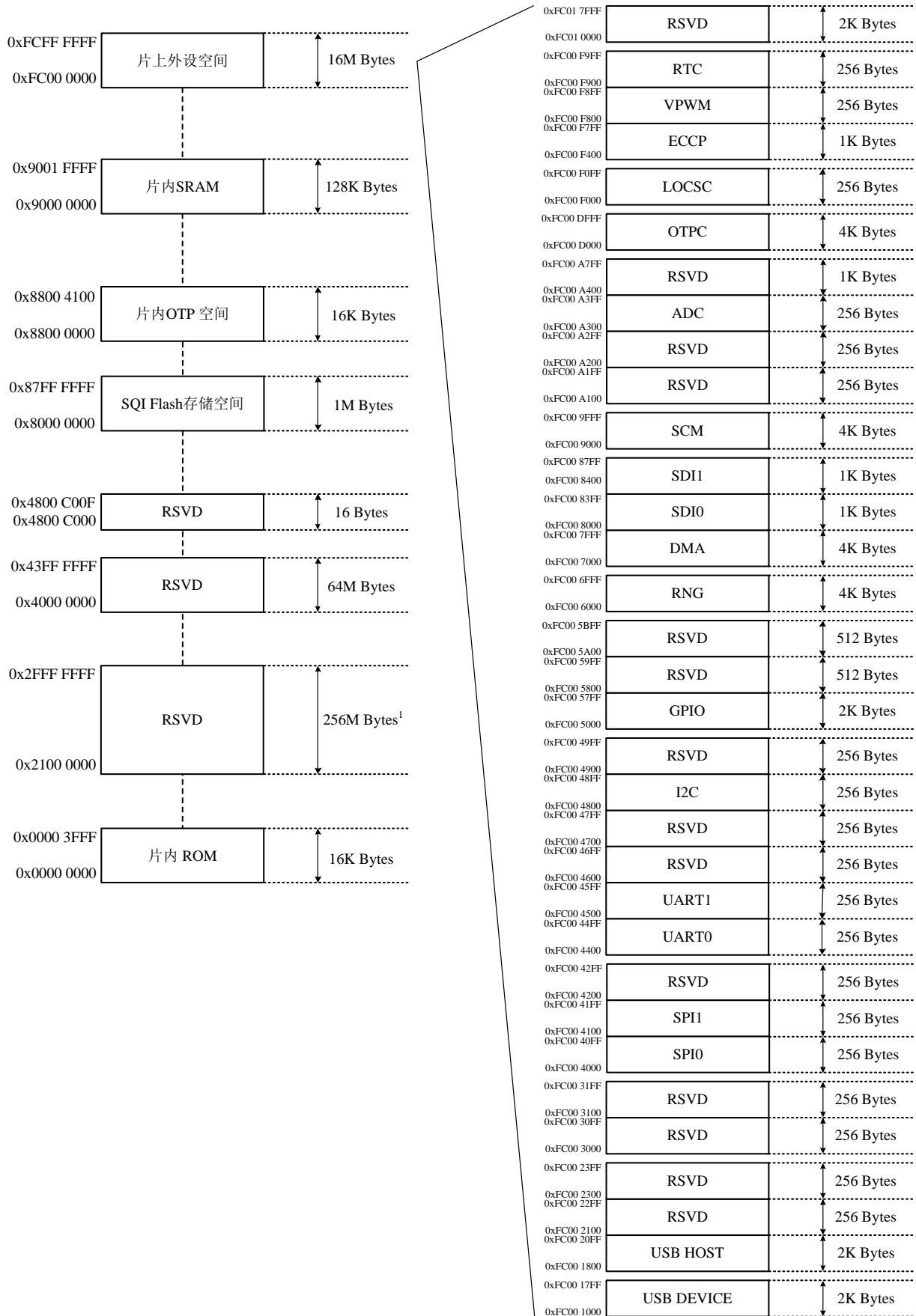


图 6-1 AS606 存储器映射图

6.2.3 OTP

AS606 片内具有 16K 字节 OTP 存储器，可以用于存放程序、数据、芯片唯一的序列号以及与 MPU 芯片安全相关的控制权限设定，具有以下特点：

- 16K 字节主存储区和 160 字节用户数据区
- 32 字节唯一序列号
- 内置编程电荷泵
- 读速度 25ns/128bit（典型值）
- 编程速度 50μs/4bit（典型值）
- 16K 字节主存储区具有只执行功能（不可读）、禁止编程功能
- 160 字节用户数据区具有每 16 字节禁止编程功能
- JTAG 锁定功能

6.3 中断

Cordis 5+ RISC 内核最多支持 32 个中断，包括外部中断（Interrupt）和异常（Exception）两种。异常是在指令执行过程产生的，与指令的执行是同步的。每次程序执行时异常能在同一个位置发生（存储器异常错误会异步地发生）。而外部中断是异步的，它们是有外围器件或者芯片外部输入的。

中断系统分成高优先级（H），中优先级（M）和低优先级（L）三个优先级类别。其中高优先级（H）的中断是系统的异常，包括复位（Reset）、存储错误（Memory Error）和指令错误（Instruction Error）等；外部中断分成两个 Level 2（中优先级）和 Level 1（低优先级）两个级别。除了三个高优先级的异常以外，其余的 29 个都属于中断类型，都可以有软件设置成 Level 2 或者 Level 1 两个级别。处于 H 优先级的中断是不可屏蔽的，其余的 29 个外部中断都是可以屏蔽的。同一级别下相对优先级的数字越大优先级就越高，如表 6-1 所示：同为 Level1 时，L29 的优先级高于 L28。

表 6-1 AS606 中断向量表

向量号	名称	链接寄存器	默认优先级	相对优先级	地址偏移
0	Reset	-	H(不可修改)	H1	0x00
1	Memory Error	ILINK2	H(不可修改)	H2	0x08
2	Instruction Error	ILINK2	H(不可修改)	H3	0x10
3	IRQ3(Timer2)	ILINK1	L(Level 1)	L29	0x18
4	IRQ4(Timer3)	ILINK1	L(Level 1)	L28	0x20
5	IRQ5(Timer0)	ILINK1	L(Level 1)	L27	0x28
6	IRQ6(Timer1)	ILINK1	L(Level 1)	L26	0x30
7	IRQ7(ADC)	ILINK1	L(Level 1)	L25	0x38
8	IRQ8(GPIO)	ILINK1	L(Level 1)	L24	0x40
9	IRQ9(USB DEVICE)	ILINK1	L(Level 1)	L23	0x48
10	IRQ10(USB HOST)	ILINK1	L(Level 1)	L22	0x50
11	IRQ11(CCP0)	ILINK1	L(Level 1)	L21	0x58

向量号	名称	链接寄存器	默认优先级	相对优先级	地址偏移
12	IRQ12(CCP1)	ILINK1	L(Level 1)	L20	0x60
13	IRQ13(CCP2)	ILINK1	L(Level 1)	L19	0x68
14	IRQ14(CCP3)	ILINK1	L(Level 1)	L18	0x70
15	IRQ15(SPI0/1)	ILINK1	L(Level 1)	L17	0x78
16	IRQ16(UART0)	ILINK1	L(Level 1)	L16	0x80
17	IRQ17(UART1)	ILINK1	L(Level 1)	L15	0x88
18	N/A	ILINK1	L(Level 1)	L14	0x90
19	N/A	ILINK1	L(Level 1)	L13	0x98
20	IRQ20(I2C)	ILINK1	L(Level 1)	L12	0xA0
21	N/A	ILINK1	L(Level 1)	L11	0xA8
22	N/A	ILINK1	L(Level 1)	L10	0xB0
23	IRQ23(LOCSC)	ILINK1	L(Level 1)	L9	0xB8
24	N/A	ILINK1	L(Level 1)	L8	0xC0
25	N/A	ILINK1	L(Level 1)	L7	0xC8
26	N/A	ILINK1	L(Level 1)	L6	0xD0
27	IRQ27(RTC)	ILINK1	L(Level 1)	L5	0xD8
28	N/A	ILINK1	L(Level 1)	L4	0xE0
29	N/A	ILINK1	L(Level 1)	L3	0xE8
30	IRQ30(DMA)	ILINK1	L(Level 1)	L2	0xF0
31	IRQ31(FD/RNG)	ILINK1	L(Level 1)	L1	0xF8

6.4 JTAG

AS606 片上系统集成了通用调试单元，即 JTAG 接口。JTAG 接口兼容 IEEE STD 1149.1 协议，包含与处理器和存储器系统进行通信的逻辑。JTAG 接口提供了对硬件断点和对无限制软件断点的支持。

功能特性

- 片上调试
- 系统内编程
- 无限制软件断点

AS606 与 Synochip USB JTAG 的连接原理图如图 6-2 所示。

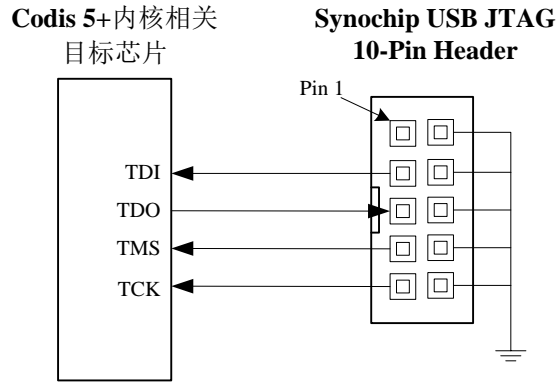


图 6-2 JTAG 连接原理图

6.5 BOOT ROM

AS606 片内集成 16K 字节 ROM，用于系统上电后的引导功能，通过 BOOT[1:0]（或 GPIOA[21:20]）的状态来决定芯片的引导模式，如表 6-2 所示。

表 6-2 AS606 引导模式

引导模式	BOOT[1:0]	描述
空闲	00	空循环
串行 Flash 运行	10	直接跳转到串行 Flash 中程序入口地址运行，如果 Flash 未编程，则进入 ISP 模式
OTP 运行	01	直接跳转到 OTP 存储器起始地址 0x8800_0000 处运行
ISP 模式	11	通过 USB 或 UART0（GPIOA[1:0]）在线编程串行 Flash、OTP 或 RAM 存储器

6.6 SCM

系统控制模块是整个芯片的控制核心，用来管理系统及外设模块的工作时钟，复位逻辑以及系统工作电源。内部包含一个连接外部晶体的片上振荡器，一个可配置 PLL，一个外设时钟控制单元，一个可编程系统时钟输出和一个片上振荡环，一个用于检测外部时钟输入的频率检测单元，一个上电复位 POR，一个外设复位控制单元，以及一个 1.2V 输出 LDO。用户通过编程可实现对系统时钟的切换、外设时钟的关断和使能、系统时钟的可编程输出、控制外设软复位以及检测外部时钟输入频率等。

功能特性

- 可灵活配置系统时钟，系统时钟可低至输入时钟的 30 分频
- 可编程系统时钟输出，可实现对系统时钟的 1-65536 分频
- 可控的外设时钟及软件复位，降低系统功耗
- 片上 POR、PDR，稳定系统上电过程
- 可检测外部输入时钟频率，支持中断和复位
- 片内稳压器可为芯片提供内核工作电压

6.7 GPIO

AS606 具有多达 42 个 GPIO，每个 GPIO 可以单独控制作为输入、输出、中断或其它功能模块信号引脚，GPIO 中断模式支持上升沿、下降沿、高电平和低电平方式，所有 GPIO 中断共用一个中断向量。

功能特性

- 所有的 GPIO 引脚都能配置成中断输入
- 部分 GPIO 口兼容 5V
- 固定上或下拉配置

6.8 Timer

Cordis 5+ 内核 32 位定时器使用 Cordis 5+ 处理器的辅助寄存器空间，并且采用了晟元独创的 Timer 保护机制，使其可以有效的避免误操作引起的系统错误。

定时器可以被配置成看门狗（Watch Dog Timer, WDT）模式。使用辅助寄存器空间和特殊的硬件保护机制，使得这些定时器在被配置成 WDT 比普通的定时器更加的稳定可靠。

定时器单元采用一个在处理器处于休眠模式下仍然工作的时钟，所以它们可以设置产生中断信号以便将处理器从休眠模式下唤醒。

功能特性

- 更加稳定的 WDT 模式
- 采用辅助寄存器空间控制
- Synochip 独创的硬件保护机制
- 每个定时器都可以独立配置
- 每个定时器占用一个独立的中断向量
- 不使用时可以关断，以降低功耗
- 可配置的分频计数
- 最多可以向上计数 2^{40} 个周期

6.9 CLKOUT

AS606 具有 2 路可编程系统时钟输出，用于提供外设工作时钟，以降低系统成本。CLKOUT 以系统时钟 SYSCLK 为时钟源，经分频器分频后，从芯片引脚输出。

功能特性

- 可实现对系统时钟的 1-65536 分频
- 可实现奇数分频

- 具有输出使能控制

6.10 RTC

实时时钟 (Real-Time Clock—RTC) 它是一个独立的定时器，拥有一组连续计数的计数器，在相应软件配置下，可提供时钟日历的功能，修改计数器的值可以重新设置系统当前的时间和日期。RTC 模块具有独立的时钟域和电源域，因此在系统复位或从待机模式唤醒后，不对 RTC 的寄存器和备份寄存器进行复位操作，维持当前工作状态。

RTC 的输入时钟是由外部外挂 32.768K 晶振时钟而来，适用于各种需要时钟和低功耗领域。

功能特性

- 32 位的可编程计数器，可用于较长时间段的测量
- 闹钟中断：用来产生一个软件可编程的闹钟中断
- 闹钟中断引脚输出
- 1 个独立的时钟：32.768K

6.11 SPI

SPI 串行外设接口 (Serial Peripheral Interface—SPI) 总线系统是一种同步串行外设接口，可以使控制器与各种外围设备以串行方式进行通信。SPI 模块是一个 3 线制 SPI 串行外设接口，不具备从选择信号，可支持主和从模式通信，支持多种数据帧格式。SPI 模块内嵌 4 字节发送 FIFO 用于发送器数据缓存和 4 字节接收 FIFO 用于接收器缓存，有效提高数据传输效率，支持 DMA 传输。

功能特性

- 兼容摩托罗拉 SPI 规范
- 全双工同步操作
- 支持主从 SPI 模式
- 16 位可编程波特率产生器
- 波特率主模式下最大支持系统时钟的二分频，从模式下最大支持系统时钟的四分频
- 串行时钟极性和相位可编程
- 支持 MSB 和 LSB 数据帧格式
- 3 线制接口，只支持一个主设备或者从设备
- 支持 7 位或者 8 位数据发送和接收
- 内嵌 4 字节发送 FIFO 和 4 字节接收 FIFO
- 支持接收、发送中断和溢出、欠载异常中断

6.12 I2C

I2C 串行总线接口（Inter-Integrated Circuit--I2C）是一种两线式同步串行接口，可以使控制器与各种外围设备以两线串行方式进行通信。I2C 模块内嵌 4 字节发送 FIFO 用于发送器数据缓存和 4 字节接收 FIFO 用于接收器缓存，有效提高数据传输效率。I2C 模式支持配置成主模式，连接多个从设备或配置成从模式，作为从设备使用。

功能特性

- 兼容飞利浦 I2C 规范 V2.1
- 同步半双工操作
- 16 位可编程波特率产生器
- MSB 为先的数据传输
- 支持 I2C 主从模式
- 支持发送和接收操作
- 支持 7 位地址和 10 位地址模式
- 不支持广播寻址模式
- 不支持 START 字节模式
- 不支持 CBUS 模式
- 支持标准模式高达 100KHz，快速模式高达 400KHz
- START/STOP/重复 START/应答信号产生/检测
- 在主模式，只支持一个主设备操作
- 内建 FIFO（4 字节）用于缓存发送和接收
- 从模式支持自动检测设备地址，并且自动发送 ACK 或 NACK
- 中断驱动操作
- 发送 FIFO 空中断，无应答中断，请求发送数据中断，接收数据有效中断，接收溢出中断

6.13 UART

通用异步收发器（Universal Asynchronous Receiver Transmitter—UART）是一个两线制异步通信接口，支持全双工异步通信。UART 收发器内嵌 16 字节接收 FIFO 和 16 字节发送 FIFO，有效降低服务开销；并支持多种数据帧格式，保证数据传输的完整性以及应对各种异常处理，如传输线断开检测、奇偶校验错误以及帧错误；支持可编程波特率，支持 DMA 传输。

功能特性

- 支持异步模式（UART）的 RS-232 协议
- 支持全双工异步操作

- 16 位可编程波特率产生器
- 在 96MHz 时钟频率下，高达 1Mbps 波特率
- 相互独立的发送和接收移位寄存器
- LSB 数据格式发送和接收
- 支持带位起始位，5、6、7 或 8 位数据位，偶/奇/无奇偶校验，1、1.5 或 2 位停止位的帧格式
- 奇或偶校验产生，支持硬件奇偶校验检查
- 内嵌 16 字节发送 FIFO 和 16 字节接收 FIFO
- 传输线断开产生和检测
- 支持发送 FIFO 空中断、接收数据有效中断、接收 FIFO 溢出中断、帧错误中断、奇偶校验错误中断和传输线断开错误中断

6.14 USB DEVICE

芯片包含一个 USB DEVICE 模块，可支持 USB2.0 全速，可以工作中断或轮询模式。

功能特性

- 完全遵照“通用串行总线规范修订版 2.0”
- 支持 12Mbps 全速模式
- 支持 2 个控制端点、1 个 IN 和 1 个 OUT 操作，共用一个 64 字节大小的 FIFO
- 支持端点 1 和端点 2，每个端点都可配置到 IN/OUT，每个端点有单独的大小为 64 字节的 FIFO；
- 支持中断模式
- 支持每个端点的控制/批量/中断传输（不支持同步传输）

6.15 USB HOST

芯片包含一个 USB HOST 模块，可支持 USB2.0 全速，可以工作中断或轮询模式。

功能特性

- 完全遵照“通用串行总线规范修订版 2.0”
- 支持 12Mbps 全速模式
- 支持任意个端点数目
- 支持中断模式
- 支持每个端点的控制/批量/中断传输（不支持同步传输）

6.16 LOCSC

LOCSC (CMOS 采集单元)，是一个灵活、强大的 CMOS 光学传感器接口，可以非常方便的实现客户所需采集的图像，并且整个采集过程无需 CPU 干预。适用于采集仪、安防等领域。

功能特性

- 灵活的配置方式，只需配置几个简单的寄存器，就可实现客户所需采集的图像
- 纯硬件采集方式，支持全像素采集或隔行隔列采集
- 具有 64 字节的 FIFO
- FIFO 一次传输为 4 个字节，传输速度极快
- 如果配合 DMA，采集图像全程无需 CPU 干预
- 采集图像大小必须为 4 的整数倍
- 支持市面上绝大多数 CMOS 芯片（例如 HV7131R、GC0303、GC0307、GC0309、OV7670 等）

6.17 SDI

SD 卡主控制器接口模块 (SDI) 遵循 SD Memory Card Specification V2.0 而设计，通过其 6 根信号线 (CMD, CLK, DAT0~3) 实现 4 位数据 SD 模式传输，但不支持 1 位数据 SD 模式和 SPI 模式。SDI 总线时钟频率可与系统时钟频率相同，但最大不能超过 SD Memory Card Specification V2.0 规范规定的 50MHz。

功能特性

- 遵循 SD Memory Card Specification V2.0
- 仅支持 4 位 SD 总线模式
- 8 位可编程 SD 总线时钟预分频，支持与系统同频运行
- 支持 SD 高速模式，时钟速率 0~50MHz 可变
- 具有 SD 总线时钟关断功能，以降低系统功耗
- 支持多块读写命令 (CMD18 和 CMD25)，可有效提高实际数据传输率
- 独立命令/应答缓冲寄存器
- 硬件自动 CRC 计算并校验
- 支持标准容量和高容量的 SD 卡，最大支持 32G
- 支持 DMA 传输

6.18 ECCP

16 位增强型 CCP 模块 (eCCP) 由 4 个 CCP 单元组成，每个单元具有独立工作模式和同步工作模式，

可配置为输入捕获模式，比较匹配模式和脉宽调制模式。eCCP 可支持多达 4 路输入捕获信号，4 路比较匹配输出信号和 8 路 PWM 信号，可用于电源系统控制器，如数字电机系统、开关电源、逆变电源、UPS 以及其它电源转换控制系统。

功能特性

- 支持多达 8 路 PWM 信号输出，可配置为 4 路对称
- 支持多达 4 路输入捕获信号
- 支持多达 4 路比较匹配输出信号
- 可作为 4 个 16 位定时器使用
- 支持 2 个、3 个或 4 个 CCP 单元同步运行，可用于产生固定相位差的 PWM 信号
- PWM 具有灵活死区控制功能，可实现多种典型死区
- 每个 CCP 单元具有独立中断，减少软件判断开销

6.19 VPWM

语音 PWM 单元，是一个将语音数据信号通过 PWM 输出方式转换成语音模拟信号的模块，包含 1 个用于实现语音数模转换 PWM 输出，1 个用于配置语音采样频率的内部定时器，1 个 16x16 位 FIFO。该单元可以与 DMA 配合使用，实现无需处理器干预的 PWM 语音输出功能。

功能特性

- 支持 8bit, 16bit 音源
- 可简单调节音量（音源数据平移）

6.20 ADC

ADC 是一个单通道 10 位逐次逼近（SAR）型模数转换器，具有低功耗，高动态性能，转换速率高达 1MSPS，其转换结果存储在 16 位数据寄存器中。

ADC 的输入时钟不得超过 100MHz，它是由芯片内部时钟分频而来。对于工业控制、消费电子、SMART 卡等场合应用非常适合。

功能特性

- 分辨率：10 位
- 转换速率：最高 1MHZ
- 功耗：3.3mW
- 有效精度（ENOB）：9.2@输入 990KHz
- 无杂散动态范围（SFDR）：62.04dB@输入 990KHz
- 信噪比加失真（SINAD）：57.14dB@输入 990KHz
- 积分非线性误差（INL）：< 1.5 LSB

- 差分非线性误差 (DNL): < 1LSB

6.21 DMA

直接存储器访问 (DMA) 控制器提供了外设与存储器之间或者存储器与存储器之间实现高速数据传输通道, 在无须处理器干预的条件下, 实现数据在不同存储空间之间快速移动, 极大地解放了处理器资源。本文档所描述的 DMA 控制器支持 4 通道数据传输, 这 4 通道共享一组物理总线, 在固定优先级下分时复用。

功能特性

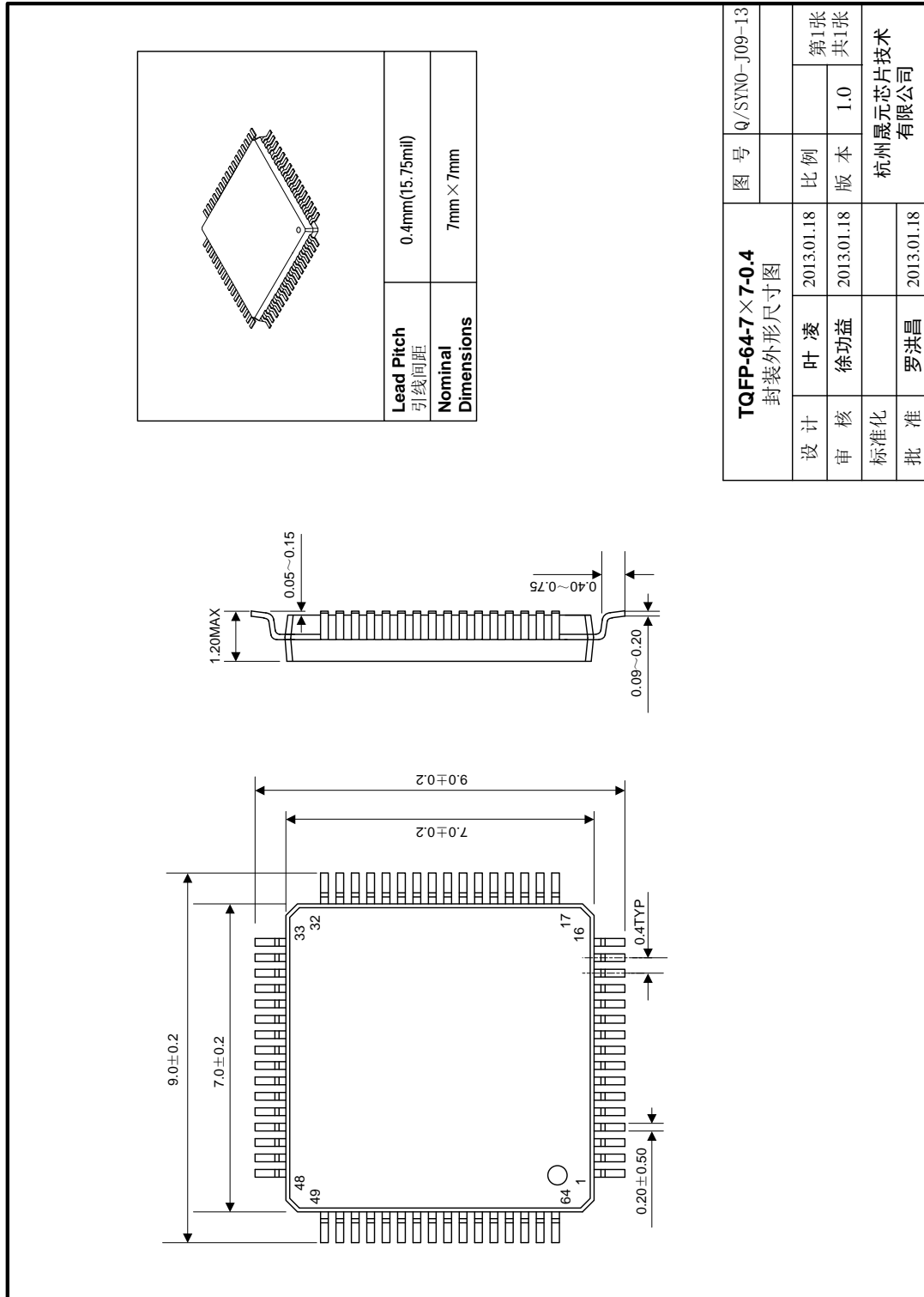
- 4 通道 DMA 控制器, 固定优先级分时复用
- 支持绝大多数外设模块
- 支持突发传输方式, 最大 8 次传输
- 支持按 1 字节、2 字节、4 字节总线宽度传输
- 支持源/目的地址递增方式或保持不变
- 传输数据量可达 2^{32} 次
- 支持传输完成中断

6.22 FPA

指纹加速器模块, 使用该模块可以大幅度提高指纹处理速度。

7 电气参数

8 机械参数



图号		Q/SYNO-J09-13		
设计	叶凌	2013.01.18	比例	第1张 共1张
	审核	徐功益		
标准化			版本	1.0
批准	罗洪昌	2013.01.18	杭州晟元芯片技术有限公司	

图 8-1 AS606 封装尺寸图